

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000049044 A**

(43) Date of publication of application: **18.02.00**

(51) Int. Cl. **H01G 4/33**

(21) Application number: **10216798**

(22) Date of filing: **31.07.98**

(71) Applicant: **KYOCERA CORP**

(72) Inventor: **NAGAKARI NAONORI**

(54) THIN FILM CAPACITOR

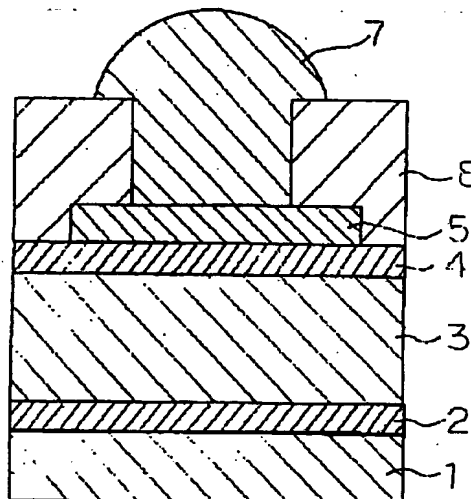
(57) Abstract:

PROBLEM TO BE SOLVED: To prevent diffusion of Au into a solder bump from an upper electrode layer by forming a lower electrode layer, a dielectric thin-layer, an upper electrode layer sequentially on a substrate, and forming a diffusion preventive layer of Pt and/or Pd on the upper electrode layer, and then forming a solder bump on the diffusion preventive layer.

SOLUTION: A lower electrode layer 2 of Au is formed on an alumina substrate 1, and a dielectric thin film 3 is formed on the lower electrode layer 2. Then an upper electrode layer 4 of Au is formed on the upper surface of the dielectric thin film 3, and a diffusion preventive layer 5 of Pt is formed only on a part of the upper electrode layer 4 where a solder bump is formed. Then a protective film 8 of a photosensitive polyimide resin is formed on the surface of the upper part electrode layer 4 and the diffusion preventive layer 5, and a via hole is worked at a part of the protective film 8 where a solder bump 7 is formed, for the diffusion

preventive layer 5 to be exposed. Then, a solder ball is mounted on the diffusion preventive layer 5 for reflow process, so that a thin film capacitor comprising a solder bump is provided.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-49044
(P2000-49044A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. ⁷	識別記号	F I		キーワード (参考)
H 0 1 G 4/33		H 0 1 G 4/06	1 0 2	5 E 0 8 2

審査請求 未請求 請求項の数2 O L (全6頁)

(21) 出願番号 特願平10-216798

(22) 出願日 平成10年7月31日 (1998.7.31)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田島羽殿町6番地

(72) 発明者 永坂 尚謙

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

Fターム (参考) 5E082 AB03 BB02 BB10 BC14 EE04

EE05 EE18 EE23 EE26 EE35

EE37 FG04 FG26 FG27 FG46

FG54 GG10 GG11 GG28 HH25

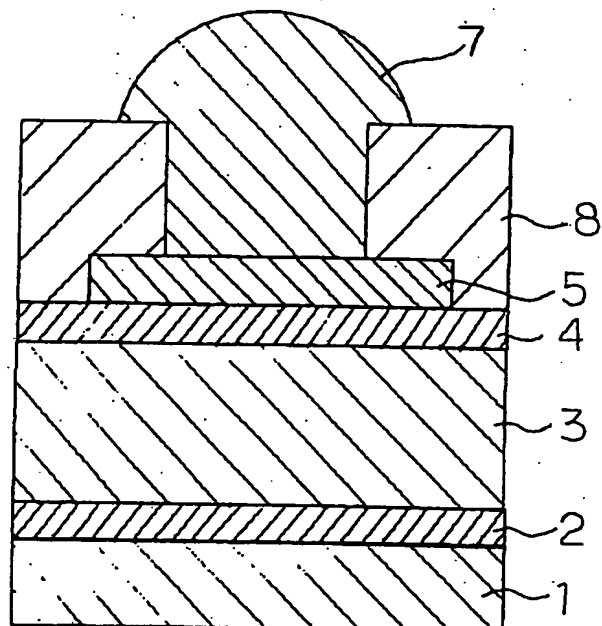
HH43 HH47 JJ03 JJ12 JJ15

(54) 【発明の名称】 薄膜コンデンサ

(57) 【要約】

【課題】 上部電極層からハンダバンプへのAuの拡散を防止することができる薄膜コンデンサを提供する。

【解決手段】 基板1上に形成された下部電極層2と、該下部電極層2上に形成された誘電体薄膜3と、該誘電体薄膜3上に形成されたAuからなる上部電極層4と、該上部電極層4上に形成されたPtおよび/またはPdからなる拡散防止層5と、該拡散防止層5上に形成されたハンダバンプ7からなるものである。



【特許請求の範囲】

【請求項1】基板上に形成された下部電極層と、該下部電極層上に形成された誘電体薄膜と、該誘電体薄膜上に形成されたAuからなる上部電極層と、該上部電極層上に形成されたPtおよび/またはPdからなる拡散防止層と、該拡散防止層上に形成されたハンダバンプからなることを特徴とする薄膜コンデンサ。

【請求項2】拡散防止層とハンダバンプとの間にハンダ濡れ性の良好な密着層が形成されていることを特徴とする請求項1記載の薄膜コンデンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜コンデンサに関し、例えば、高速動作する電気回路に配設され、高周波ノイズのバイパス用として、もしくは電源電圧の変動防止用に供される、低インピーダンスの薄膜コンデンサに関するものである。

【0002】

【従来技術】近年、電子機器の小型化、高機能化に伴い、電子機器内に設置される電子部品にも小型化、薄型化、高周波対応などの要求が強くなってきている。

【0003】特に、大量の情報を高速に処理する必要のあるコンピュータの高速デジタル回路では、パーソナルコンピュータレベルにおいても、CPUチップ内のクロック周波数は200MHzから1GHz、チップ間バスのクロック周波数も75MHzから100MHzという具合に高速化が顕著である。

【0004】また、LSIの集積度が高まりチップ内の素子数の増大につれ、消費電力を抑えるために電源電圧は低下の傾向にある。これらIC回路の高速化、高密度化、低電圧化に伴い、コンデンサ等の受動部品も小型大容量化と併せて、高周波もしくは高速パルスに対して優れた特性を示すことが必須になってきている。

【0005】コンデンサを小型高容量にするためには、一対の電極に挟持された誘電体を薄くし、薄膜化することが最も有効である。薄膜化は上述した電圧の低下の傾向にも適合している。

【0006】一方、IC回路の高速動作に伴う諸問題は各素子の小型化よりも一層深刻な問題である。このうち、コンデンサの役割である高周波ノイズの除去機能において、特に重要となるのは、論理回路の同時切り替えが同時に発生したときに生ずる電源電圧の瞬間的な低下を、コンデンサに蓄積されたエネルギーを瞬時に供給することにより低減する機能であり、いわゆるデカップリングコンデンサと称されるものである。

【0007】このデカップリングコンデンサに要求される性能は、クロック周波数よりも速い負荷部の電流変動に対して、いかにすばやく電流を供給できるかにある。従って、100MHzから1GHzにおける周波数領域に対してコンデンサとして確実に機能しなければならな

い。

【0008】しかし、実際のコンデンサは静電容量成分の他に、抵抗成分、インダクタンス成分を持つ。容量成分のインピーダンスは周波数増加とともに減少し、インダクタンス成分は周波数の増加とともに増大する。

【0009】このため、動作周波数が高くなるにつれ、素子の持つインダクタンスが供給すべき過渡電流を制限してしまい、ロジック回路側の電源電圧の瞬時低下、または新たな電圧ノイズを発生させてしまう。結果として、ロジック回路上のエラーを引き起こしてしまう。特に最近のLSIは総素子数の増大による消費電力増大を抑えるために電源電圧は低下しており、電源電圧の許容変動幅も小さくなっている。従って、高速動作時の電圧変動幅を最小に抑えるため、デカップリングコンデンサ自身の持つインダクタンスおよび抵抗を減少させることが非常に重要である。

【0010】インダクタンスを減少させる方法として最も効果的な手法は電流経路の長さを最小にする方法であり、単位面積あたりの容量を増加させて小型化を図ればよく、コンデンサ素子を薄膜化することにより達成できる。特に、大容量で高周波特性の良好なコンデンサを得る目的で、誘電体厚さを1μm以下に薄膜化した例が特開昭60-94716号公報等に開示されている。

【0011】一方、薄膜コンデンサの抵抗成分はその電極材料の抵抗率によってほぼ決定される。現在、報告されている薄膜部品で使用されている電極材料はPtが殆どである。Ptは耐酸化性、耐反応性に優れているが、その抵抗率は大きく、本発明のような100MHzから1GHzという高周波領域で使用する薄膜コンデンサにおいては、抵抗値が大きすぎて、コンデンサとして十分に機能することが期待できない。

【0012】また、コンデンサの抵抗を下げる手法として、積層化があるが、薄膜コンデンサの場合、工程が複雑であるため、高コスト化につながるという問題がある。

【0013】通常、低抵抗な電極材料として、Cu、Ni、AgおよびAuが考えられる。

【0014】しかしながら、Cu、Niは耐酸化性に問題があり、高温での処理が必要な薄膜コンデンサにおいては電極として使用するのが困難である。Agは耐酸化性の点ではCu、Niに比較して優れているものの、マイグレーションおよび誘電体との反応の問題があり、薄膜コンデンサの電極として使用するのは困難である。

【0015】一方、Auは耐酸化性が良好であり、誘電体との反応もないため、薄膜コンデンサの電極として十分使用可能である。

【0016】

【発明が解決しようとする課題】ところで、所望の場所に実装できるデカップリングコンデンサを考えた場合、ハンドリング可能な寸法として0.5mm×0.5mm

程度以上が必要であるため、薄膜化、小型化の方法のみでインダクタンスを低減することはできず、さらに低インダクタンス化を図るためには、薄膜コンデンサの電流経路の長さを最小にするしかない。つまり、誘電体薄膜の上方に、端子電極としてハンダバンプを形成する方法が考えられる。

【0017】しかしながら、Auは通常ハンダとの密着層に用いられる程、ハンダと反応しやすい。このため、薄膜コンデンサの上部電極層として抵抗の低いAuを用い、このAuからなる上部電極層上にハンダバンプ等のフリップチップ実装用の端子電極を設ける場合には、上部電極層のAuがハンダバンプに拡散し、上部電極層のAuが消失するため、Auはハンダバンプを有するような薄膜コンデンサの上部電極層材料として使用することができないという問題があった。

【0018】本発明は、上部電極層からハンダバンプへのAuの拡散を防止することができる薄膜コンデンサを提供することを目的とする。

【0019】

【課題を解決するための手段】本発明の薄膜コンデンサは、基板上に形成された下部電極層と、該下部電極層上に形成された誘電体薄膜と、該誘電体薄膜上に形成されたAuからなる上部電極層と、該上部電極層上に形成されたPtおよび/またはPdからなる拡散防止層と、該拡散防止層上に形成されたハンダバンプとからなるものである。

【0020】ここで、拡散防止層とハンダバンプとの間にハンダ濡れ性の良好な密着層が形成されていることが望ましい。

【0021】

【作用】本発明の薄膜コンデンサでは、抵抗の小さいAuからなる電極層を用いたためインピーダンスを低下できるとともに、薄膜コンデンサ上にハンダバンプを形成したため、このハンダバンプを介して薄膜コンデンサを電子部品が搭載される母基板の電極に接続することにより、電流経路を最小にすることができ、低インダクタンスの薄膜コンデンサを得ることができる。

【0022】そして、誘電体薄膜の表面に形成されたAuからなる上部電極層に、ハンダとの濡れ性が良好でハンダとの反応性の小さいPtおよび/またはPdからなる拡散防止層を介して、ハンダバンプを形成したので、上部電極層へのハンダバンプの付着強度を向上できるとともに、ハンダバンプ形成時に生じるAuのハンダバンプへの拡散を抑え、Auからなる上部電極層がハンダバンプに吸われ消失することを防止できる。

【0023】また、拡散防止層とハンダバンプとの間にハンダ濡れ性の良好な密着層を形成することにより、ハンダバンプの付着強度をさらに向上できる。

【0024】

【発明の実施の形態】本発明の薄膜コンデンサは、図1

に示すように、基板1上に形成された下部電極層2と、該下部電極層2上に形成された誘電体薄膜3と、該誘電体薄膜3上に形成されたAuからなる上部電極層4と、該上部電極層4上に形成されたPtおよび/またはPdからなる拡散防止層5と、該拡散防止層5上に形成されたハンダバンプ7とからなるものである。尚、図1において、符号8は、例えば、感光性ポリイミド樹脂からなる保護膜層を示している。

【0025】ここで、薄膜コンデンサが形成される絶縁体基板1としては、アルミナ、サファイア、窒化アルミ、MgO単結晶、SrTiO₃単結晶、表面酸化シリコン、ガラス、石英等から選択されるもので特に限定されない。

【0026】また、下部電極層2としては、Au、Ag、Cu、Pt、Pd等が用いられるが、このうちでも、低抵抗かつ耐酸化性が良好という点でAuが望ましい。このような下部電極層2は、スクリーン印刷、スパッタ等の手法で形成可能であれば良く、その膜厚は高周波領域でのインピーダンスと膜の被覆性を考慮すると0.3~0.5μmが望ましい。つまり、0.3μmよりも薄い場合には一部に被覆されない部分が発生する虞があるからであり、また0.5μmよりも厚い場合は高周波領域における導体の表皮効果を考慮すると導体層の抵抗は殆ど変化しないからである。

【0027】さらに、誘電体薄膜3は、高周波領域において高い比誘電率を有するものであれば良いが、Pb、Mg、Nbを含むペロブスカイト型酸化物結晶からなる誘電体や、それ以外のPZT、PLZT、BaTiO₃、SrTiO₃、Ta₂O₅や、これらに他の金属を添加したり、置換した化合物であってもよく、特に限定されるものではない。また、誘電体薄膜3の膜厚は高容量と絶縁性を確保するため0.3~1.0μmが望ましい。これは0.3μmよりも薄い場合には被覆性が良好でなく絶縁性が低下する場合があり、1.0μmよりも厚い場合には容量が小さくなるからである。誘電体薄膜3の膜厚は特に0.4~0.8μmが望ましい。

【0028】また、上部電極層4はAuからなるものである。Auは耐酸化性ならびに誘電体薄膜3と反応せず、薄膜コンデンサの電極として十分使用可能だからである。

【0029】このような上部電極層4は、スクリーン印刷、スパッタ等の手法で形成可能であれば良く、その膜厚は、下部電極層2の場合と同様の理由から0.3~0.5μmが望ましい。即ち、0.3μmよりも薄い場合には一部に被覆されない部分が発生する虞があるからであり、また0.5μmよりも厚い場合は高周波領域における導体の表皮効果を考慮すると導体層の抵抗は殆ど変化しないからである。

【0030】そして、拡散防止層5はPtおよび/またはPdからなるものであり、電極層2、4と同様、スク

リーン印刷、スパッタ等で形成可能であれば良い。拡散防止層5の膜厚は、低コスト化および被覆性という点から0.2~0.4 μ mが望ましい。つまり、拡散防止層5の膜厚が0.2 μ mよりも薄い場合には一部に被覆されない部分が発生する虞があり、上部電極層4のAuとの反応が発生する虞があるからであり、0.4 μ mよりも厚いと特性は変わらないのに形成コストが高くなるからである。

【0031】また、拡散防止層5は少なくともハンダバンプが形成される部分のみに形成されていれば良く、コストの点を除けば上部電極層4の全面に形成しても良い。

【0032】保護膜層8としては薄膜コンデンサの表面を保護するためのものであり、例えば、 Si_3N_4 、 SiO_2 、ポリイミド樹脂、およびBCB(ベンゾシクロブテン)等からなるもので、上記例では感光性ポリイミド樹脂を用いた。

【0033】保護膜層8は、ハンダバンプが形成されている部分を除去されて、拡散防止層5を露出し、この露出した拡散防止層5にハンダバンプ7が形成されている。ハンダバンプ7はスクリーン印刷、ボールマウンター等の公知の技術を用いて形成されている。

【0034】また、ハンダバンプ7と拡散防止層5との間に、ハンダ濡れ性の良好な密着層を形成しても良い。ハンダ濡れ性の良好な材料として、Cu、Ni-Cr、Au等があり、特にAuが望ましい。

【0035】このような薄膜コンデンサは、上部電極層4a上に形成されたハンダバンプ7を、電子部品が搭載される母基板の表面の電極に接続して用いられる。

【0036】以上のように構成された薄膜コンデンサでは、抵抗の小さいAuからなる電極層2、4を用いたためインピーダンスを低下できるとともに、薄膜コンデンサがハンダバンプ7を有するため、このハンダバンプ7を介して薄膜コンデンサを母基板に接続することにより電流経路を最小にすることができ、低インダクタンスの薄膜コンデンサを得ることができる。

【0037】そして、誘電体薄膜3の表面に形成されたAuからなる上部電極層4に、ハンダとの濡れ性が良好でハンダとの反応性の小さいPtおよび/またはPdからなる拡散防止層5を介して、ハンダバンプ7を形成したので、上部電極層4へのハンダバンプ7の付着強度を向上できるとともに、ハンダバンプ7形成時に生じるAuのハンダバンプ7への拡散を抑え、Auからなる上部

電極層4がハンダバンプ7に吸われ消失することを防止できる。

【0038】また、ハンダバンプ7と拡散防止層5との間にハンダ濡れ性の良好な密着層を形成することにより、ハンダバンプ7の付着強度をさらに向上できる。

【0039】尚、本発明では、誘電体薄膜が一層の単板型の薄膜コンデンサについて説明したが、工程の複雑化およびコストの点を除けば、誘電体薄膜と電極層とを交互に積層した積層型の薄膜コンデンサであっても良いことは勿論である。

【0040】

【実施例】電極層ならびに拡散防止層の形成は高周波マグネトロンスパッタ法を、誘電体薄膜層はゾルゲル法にて作製した。

【0041】まず、アルミナ基板上に膜厚0.3 μ mのAuからなる下部電極層を形成した。この下部電極層上に、ゾルゲル法にて合成した $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ - PbTiO_3 塗布溶液をスピンコート法を用いて塗布し、乾燥させた後、400℃で熱処理、800℃で焼成を行い、膜厚0.8 μ mの $\text{Pb}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3$ - PbTiO_3 からなる誘電体薄膜を形成した。

【0042】次に、誘電体薄膜の上面に、膜厚0.3 μ mのAuからなる上部電極層を形成し、この上部電極層上に、ハンダバンプが形成される部分のみに膜厚0.3 μ mのPtからなる拡散防止層を形成した。

【0043】その後、上部電極層および拡散防止層表面に、膜厚5 μ mの感光性ポリイミド樹脂からなる保護膜層を形成し、この保護膜層のハンダバンプの形成位置部分にヴィアホール加工を施し、拡散防止層を露出させた。

【0044】次に、ボールマウンターにより、直径0.2mmのハンダボールをフラックスが転写された拡散防止層に実装し、リフロー処理し、図1に示したようなハンダバンプを有する薄膜コンデンサを得た。

【0045】作製した薄膜コンデンサの1MHzから1.8GHzでのインピーダンス特性をインピーダンスアナライザー(ヒューレットパッカード社製HP4291A)を用いて、インピーダンス、容量、インダクタンスを測定し、その結果を表1および図2の実施例1として示した。

【0046】

【表1】

試料 No.	インピーダンス (Ω)	容量(1kHz) (nF)	インダクタンス (pH)
実施例 1	0.10	20.0	125
実施例 2	0.10	19.0	124
比較例 1	0.15	12.6	115
比較例 2	0.55	23.6	170

【0047】この表1および図2から、本発明の薄膜コンデンサは、共振周波数(100MHz)で0.1 Ω のインピーダンスを有するとともに、容量も20nF(1MHz)、インダクタンスが125pHという優れた特性を有することが判る。

【0048】また、拡散防止層の構成材料をPtからPdに替えて同様に薄膜コンデンサを作製したところ、この薄膜コンデンサでも、0.1 Ω のインピーダンスを有するとともに、容量も19nF、インダクタンスが124pHという優れた特性を有していた。この例を実施例2として表1に記載した。

【0049】また、比較例1として、本発明者は、Ptからなる拡散防止層を形成せずに直接ハンダバンプをAuからなる上部電極層に形成した点を除いて、上記実施例1と同様の手法で薄膜コンデンサを作製した。

【0050】作製した薄膜コンデンサの特性結果を表1および図2に比較例1として示す。

【0051】この表1および図2から、インピーダンスやインダクタンスは低いものの、ハンダバンプ形成時に上部電極層のAuがハンダバンプへ拡散し、このため容量が大幅に減少したことが判る。

【0052】さらに、比較例2として、本発明者は、誘電体薄膜の上下面にPtからなる電極層を形成し、その上部電極層に直接ハンダバンプを形成した点を除いて、上記実施例1と同様の手法で薄膜コンデンサを作製した。

【0053】作製した薄膜コンデンサの特性結果を表1および図2に比較例2として示す。

【0054】この表1および図2から、ハンダバンプ形成による容量減少は見られないが、Au電極薄膜コンデンサに比べ、インピーダンスが非常に大きいこと(0.55 Ω)が判る。従って、Ptからなる電極層では低インピーダンス特性を示す薄膜コンデンサを得ることができないことが判る。

【0055】

【発明の効果】以上の詳述したように、本発明によれば、基板上に下部電極層、誘電体薄膜、Auからなる上部電極層を順次形成し、この上部電極層上に、ハンダとの濡れ性がよくかつハンダとの反応性が低いPtおよび/またはPdからなる拡散防止層を形成し、この拡散防止層上にハンダバンプを形成したので、上部電極層のAuのハンダバンプへの拡散を抑制することができ、Auからなる上部電極層を有する低インピーダンスの薄膜コンデンサを得ることができる。

【図面の簡単な説明】

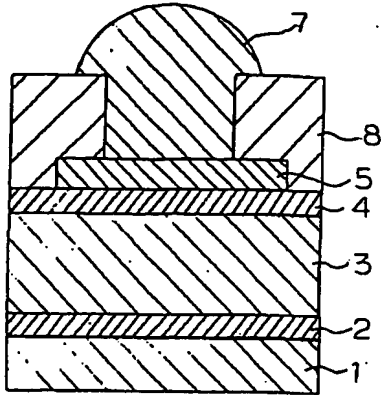
【図1】本発明の薄膜コンデンサを示す断面図である。

【図2】薄膜コンデンサのインピーダンス特性を示す図である。

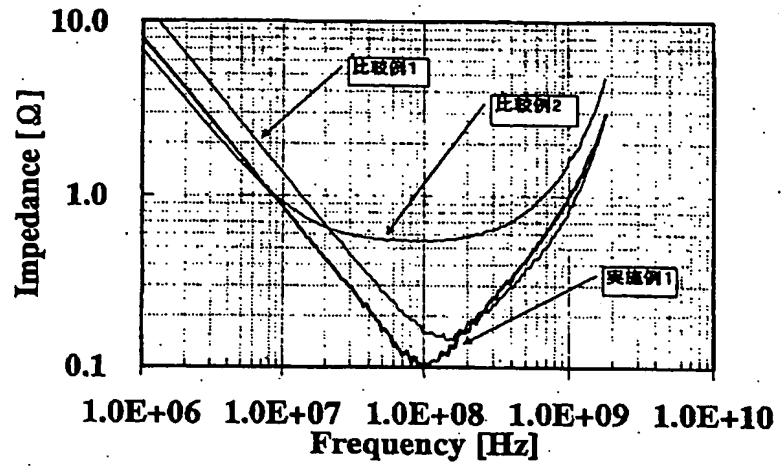
【符号の説明】

- 1・・・基板
- 2・・・下部電極層
- 3・・・誘電体薄膜
- 4・・・上部電極層
- 5・・・拡散防止層
- 7・・・ハンダバンプ
- 8・・・保護膜層

【図1】



【図2】



BEST AVAILABLE COPY